

Japanese Patent Laid-open No. HEI 3-92220 A

Publication date : April 17, 1991

Applicant : Sedomu Kabushiki Kaisha

Title : Wire Cut Electric Discharge Machining Power Supply

5

Figs. 4 are examples of voltage and current waveforms in the embodiment.

In Figs. 4, a reference numeral (I) represents the waveform of the gap voltage  $v_g$ , reference numerals (II), (III), and (IV) represent on/off states of  $T_s$ ,  $T_H$ , and  $T_L$ , respectively, and a reference numeral (V) represents the waveform of the gap current  $i_g$ .

As described above, with reference to Fig. 3, the voltage  $E_s$  is first applied with the auxiliary power supply, and the energy supply mode with the main power supply is changed depending on whether the gap voltage  $v_g$  is not lower than the voltage  $E_T$  immediately after the voltage drop.

For example, like the stages A and C in Fig. 4(I), when the gap voltage  $v_g$  under discharge is not lower than the voltage  $E_T$  immediately after the gap voltage  $v_g$  drops from the voltage  $E_s$ ,  $T_H$  is turned on in the period corresponding to the count value  $C_3$ . Like the stage B in Fig. 4(I), when the gap voltage  $v_g$  is lower than the voltage  $E_T$ ,  $T_L$  is turned on in the period corresponding to the count value  $C_2$  that is set to be larger than the count value  $C_3$ .

Fig. 4

25    Stage A    Stage B    Stage C

On Off

$E_H$  apply On  $E_H$  Apply

$E_L$  apply On

Examples of Voltage and Current Waveforms in the Embodiment

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-92220

⑬ Int.Cl.<sup>5</sup>

B 23 H 7/04  
1/02

識別記号

Z  
C

庁内整理番号

8813-3C  
7908-3C

⑭ 公開 平成3年(1991)4月17日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 ワイヤカット放電加工電源

⑯ 特 願 平1-227001

⑰ 出 願 平1(1989)9月1日

⑱ 発 明 者 二 村 昭 二 神奈川県川崎市幸区下平間283番地 株式会社放電精密加工研究所内

⑲ 発 明 者 栗 原 正 機 神奈川県横浜市緑区川和町246番地 ゼドム株式会社内

⑳ 出 願 人 ゼドム株式会社 神奈川県横浜市緑区川和町246番地

㉑ 代 理 人 弁理士 森 田 寛 外2名

# 明 細 書

## 1. 発明の名称

ワイヤカット放電加工電源

## 2. 特許請求の範囲

被加工体(20)とワイヤ(10)との間のギャップに放電パルスが発生せしめて被加工体(20)の加工を行なうワイヤカット放電加工電源において、

比較的高いパルス電圧を印加するための高圧主電源(60)と、

比較的低く幅の広いパルス電圧を印加するための低圧主電源(70)と、

上記両主電源(60, 70)に比べ低い電圧を印加するための副電源(50)と、

ギャップの電圧を検出する電圧検出回路(30)と、

上記3電源(50, 60, 70)の夫々の印加タイミングを制御する電源制御回路(40)とを備え、

上記電源制御回路(40)は、副電源(50)によ

る電圧印加により放電を開始させ、放電が開始した後のギャップ電圧に関する情報を上記電圧検出回路(30)から受け取り、当該放電開始後のギャップ電圧値があらかじめ設定した範囲内である時には、高圧主電源(60)によってパルス電圧を印加し、当該放電開始後のギャップ電圧値があらかじめ設定した範囲内でない時には、低圧主電源(70)によって、上記高圧主電源(60)によるパルス電圧より広いパルス幅をもつパルス電圧を印加するようにした

ことを特徴とするワイヤカット放電加工電源。

## 3. 発明の詳細な説明

(概要)

被加工体とワイヤとの間のギャップに放電パルスが発生せしめて被加工体の加工を行なうワイヤカット放電加工電源に関し、

平均加工電圧を高くし、加工速度を速くすることを目的とし、

副電源による電圧印加によって放電が開始した

後のギャップ電圧値が正常であると思われる範囲内である時には、比較的高く幅の狭い主電源パルス電圧をギャップに印加し、当該放電開始後のギャップ電圧値が正常であると思われる範囲内でない時には、比較的低く幅の広い主電源パルス電圧をギャップに印加するように構成する。

#### (産業上の利用分野)

本発明は、被加工体とワイヤとの間のギャップに放電パルスを発生せしめて被加工体の加工を行なうワイヤカット放電加工電源に関する。放電加工においては、放電の状況により、主電源からパルス電圧を印加する態様を制御するようにすることが望まれる。

#### (従来の技術)

放電加工電源において、これに並列に副電源を用意して、副電源によって被加工体とワイヤとの間のギャップに電圧印加を行なった結果起る放電の状況に従い、主電源から電流パルスを投入する

はトランジスタ $T_w$ のオンまたはオフの様子、(IV)はギャップを流れる電流を示している。

ゲート制御回路42がトランジスタ $T_w$ をオンさせると、ギャップに電圧 $E_g$ が印加される。この間にもギャップ間隔は徐々に近づく方向に制御を受けており、放電が開始するとギャップ電圧が降下する。降下後の電圧を電圧検出回路30によって測定し、その電圧が、あらかじめ設定した値よりも高い時には信号aを、低い時には信号bを、ゲート制御回路42へ送る。ゲート制御回路42は、電圧降下に対応していわば直ちにトランジスタ $T_w$ をオンさせるが、電圧検出回路30から受け取った信号が信号aである時には、放電の状態が比較的良好であると判断して、例えば第6図(Ⅱ)図示最初に示されているように、トランジスタ $T_w$ がオンする時の当該トランジスタ $T_w$ の1回分のオンする時間を比較的長くする。一方、受け取った信号が信号bである時には、放電の状態が比較的良くなく、短絡が発生しやすいと判断して、例えば第6図(Ⅲ)図示の第4図目に示さ

ことが提案され効果が認められている。

しかし、ワイヤカット加工の場合、電極が非常に細い線電極であってかつ当該線電極を支持する上下のガイドの間隔が大である。したがって、当該細い線電極が被加工体と対向する形で放電が生じるために、放電のエネルギーによって、線電極が相当程度後方へ押されることになる。そして放電がやむと元の位置に戻る。即ち、線電極がガイドを支点とする多モード弦振動を結果的に受けることとなる。

第5図は従来の構成図、第6図は従来の電圧・電流波形を表している。

第5図において、10はワイヤ電極、20は被加工体、30はワイヤ電極10と被加工体20との間のギャップ電圧を検出する電圧検出回路、42はゲート制御回路、 $T_w$ および $T_g$ はトランジスタ、 $E_w$ は主電源電圧、 $E_g$ は副電源電圧を示しており、 $E_g$ は $E_w$ より小さい値である。第6図において、(I)はギャップ電圧波形、(Ⅱ)はトランジスタ $T_w$ のオンまたはオフの様子、(Ⅲ)

れているように、トランジスタ $T_w$ がオンする時の当該トランジスタ $T_w$ の1回分のオンする時間を比較的短くするように制御する。

#### (発明が解決しようとする課題)

上記従来の場合には、電圧検出回路30からゲート制御回路42へ送られる信号が信号bになると、放電エネルギーを落すことになり、放電エネルギーによってワイヤ電極10が後方へ押される量が低下することになる。これがギャップを狭くする方向に働き短絡発生の可能性を助長することとなり放電パルスが発生し難くなり、放電エネルギーによってワイヤ電極10を後方へ押しやる力を更に低下し、更にギャップが狭くなる。その結果、平均ギャップ電圧が下がり、加工送り速度が遅くなる(平均ギャップ電圧にもとづいて、ワイヤ電圧を被加工体に対して相対的に送る加工送り速度が制御されているため)ことになる。また上記の如くギャップが平均的に狭くなることから、より高い加工電圧で放電せしめようとするところ

ク放電になる危険性があり、当該より高い加工電圧で加工することをあきらめ、アーク放電にならない程度の高さの加工電圧で加工することとならざるを得ない。

本発明は、平均ギャップ電圧をより高くとりかつ加工速度を速くすることを目的としている。

#### (課題を解決するための手段)

第1図は本発明の原理構成図を表している。

図中、10はワイヤ電極、20は被加工体、30は電圧検出回路、40は電源制御回路、50は副電源、60は高圧主電源、70は低圧主電源を示す。

電源50、60および70はギャップに対して並列に接続されており、夫々の電源のオン、オフは電源制御回路40によって制御される。また、夫々の電源は定電圧源であり、電圧は大きい方から高圧主電源60、低圧主電源70、副電源50の順である。

電圧検出回路30は、ワイヤ電極10と被加工

#### (作用)

まず、副電源50によって比較的低い電圧をギャップに印加すると、放電が開始する。この放電中のギャップ電圧を電圧検出回路30により測定し、放電中のギャップ電圧があらかじめ設定した範囲内にある場合には放電の状況が良好なものであると判断して、高圧主電源60によっていわば短い幅の高いパルス電圧を印加する。また、放電中のギャップ電圧があらかじめ設定した範囲内がない場合には放電の状況が良好なものでなくギャップ間の短絡が発生しやすいと判断して、低圧主電源70によってパルス幅の広い低いパルス電圧を印加する。

低圧主電源70によるパルス電圧のパルス幅は、高圧主電源60によるパルス電圧のパルス幅に比べて長く設定されているので、夫々の主電源60または70によって供給される1回当りのエネルギーは同程度であり、主電源60または70による放電エネルギーによって線電極が後方へ押される量は同程度であるようにされている。

体20との間のギャップ電圧を測定し、副電源50による電圧がギャップに印加された後に放電が開始してギャップ電圧が急激に下がった時には、それを知らせる信号を電源制御回路40に送り、電圧が急激に下がった際の電圧があらかじめ設定した値に比べ高いか低いかを知らせる信号を電源制御回路40に送る。

更に言えば、電源制御回路40は、まず、副電源50をオンさせてギャップに電圧を印加する。ギャップ間隔を徐々に近づくように制御されており、ギャップ間の放電が開始する。そしてこのとき、電圧検出回路30から送られてくる放電時のギャップ電圧が設定値に比べて高い時には、高圧主電源60をオンして、任意に設定した時間経過後にオフする。また、放電時のギャップ電圧が設定値に比べて低い時には、低圧主電源70をオンして任意に設定した時間経過後にオフする。

低圧主電源70のオン時間は、高圧主電源60のオン時間よりも長く設定されている。

#### (実施例)

第2図は本発明の実施例を表している。

図において、10はワイヤ電極、20は被加工体、30はワイヤ電極10と被加工体20との間のギャップ電圧を測定する電圧検出回路、41はゲート制御回路、 $T_n$ 、 $T_p$ 、 $T$ はトランジスタ、 $E_n$ は高圧主電源電圧、 $E_p$ は低圧主電源電圧、 $E$ は副電源電圧を示している。

上記電圧検出回路30は、ギャップ電圧が電圧 $E_p$ から急激に下がって放電が開始した時に、電圧降下を知らせる信号を上記ゲート制御回路41に送り、放電時のギャップ電圧値があらかじめ設定された正常な範囲内、ここでは $E_n$ 以上にあるか否かをゲート制御回路41へ知らせる。

電圧 $E_n$ 、 $E_p$ 、 $E$ は高い方から順に $E_n$ 、 $E_p$ 、 $E$ である。

第3図は、ゲート制御回路の処理フローを表している。

処理①において、トランジスタ $T$ がオンされると、ギャップには電圧 $E$ が印加される。

処理②においてギャップ電圧 $v_g$ が電圧 $E_c$ より降下した信号を電圧検出回路30から受け取った時、処理③において、カウントをスタートして、処理④においてカウント値があらかじめ設定した値 $C_c$ になるまで待つ。この間に電圧検出回路30より放電中のギャップ電圧 $v_g$ があらかじめ設定した範囲内にあるか否かの情報を受け取る。

処理⑤において、上記放電中のギャップ電圧 $v_g$ が正常である場合には、処理⑥へ進み、異常である場合には処理⑦へ進む。

処理⑥ないし⑦において、トランジスタ $T_1$ をオンして、電圧 $E_c$ によって放電エネルギーを供給し、カウント値があらかじめ設定された値 $C_c$ になった時に、トランジスタ $T_1$ および $T_2$ をオフする。

処理⑥ないし⑦において、トランジスタ $T_1$ をオンして電圧 $E_c$ によって放電エネルギーを供給し、カウント値があらかじめ設定された値 $C_c$ になった時に、トランジスタ $T_1$ および $T_2$ をオフする。

Bのように $E_c$ 未満である場合には $T_1$ を上記カウント値 $C_c$ よりも大きく設定されたカウント値 $C_c$ に対応する時間オンするようにされている。

#### (発明の効果)

本発明によれば、放電の状況が悪化した時には、放電が正常である時に比べ主電源によって印加するパルス電圧を低くし、そのパルス幅を広くすることによって、ギャップ間で短絡が生じる傾向となることの発生を防ぐとともにワイヤ電極が後方に押される量を正常時と同等にすることができる。このためにギャップを正常に維持することができ、十分に高いパルス電圧を印加することができる。そして平均ギャップ電圧が大となり、線電極を被加工体に対して給送する速度、即ち加工速度を大にすることが可能となる。即ち、短絡が生じるおそれが少なくなり、高いパルス電圧で加工することが可能となり、かつ平均加工速度を大にすることができる。

ここで値 $C_c$ は値 $C_c$ より大きい値である。

処理④および⑤においてカウントを実行し、カウント値が値 $C_c$ に達したら処理①へ戻る(いわゆる休止期間を与える)。

第4図は実施例における電圧・電流波形例である。

図において、(I)はギャップ電圧 $v_g$ の波形、(II)、(III)および(IV)はそれぞれ $T_1$ 、 $T_2$ および $T_2$ のオン、オフの様子、(V)はギャップ電流 $i_g$ の波形を示している。

上記、第3図をもとに説明した如く、まず副電源によって電圧 $E_c$ を印加して、電圧降下直後のギャップ電圧 $v_g$ が $E_c$ 以上であるか否かによって、主電源によるエネルギー供給の態様を変えるようにしている。

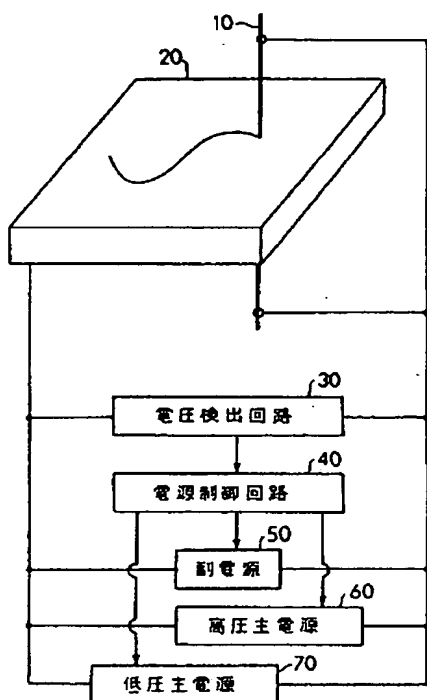
例えば、第4図(I)のステージAおよびCのように、ギャップ電圧 $v_g$ が電圧 $E_c$ から降下した直後の放電中のギャップ電圧 $v_g$ が $E_c$ 以上である場合には $T_1$ を上記カウント値 $C_c$ に対応する時間オンする。また第4図(I)のステージ

#### 4. 図面の簡単な説明

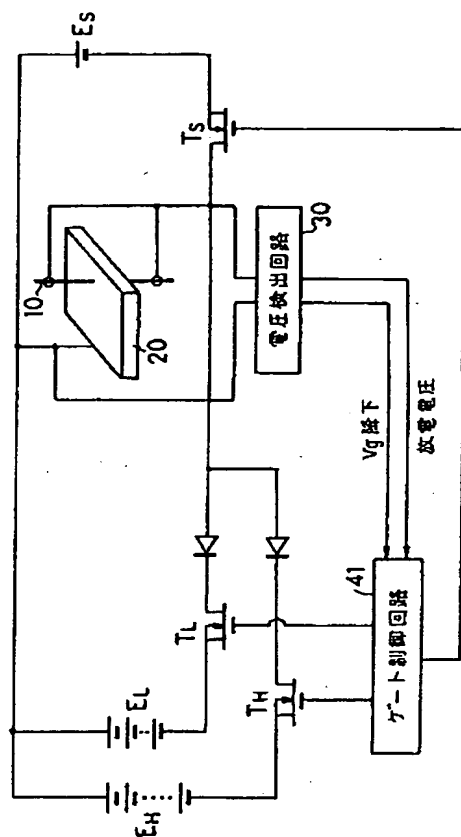
第1図は本発明の原理構成図、第2図は本発明の実施例、第3図はゲート制御回路の処理フロー、第4図は実施例における電圧・電流波形例、第5図は従来の構成図、第6図は従来の電圧・電流波形を表している。

図中、10はワイヤ電極、20は被加工体、30は電圧検出回路、40は電源制御回路、50は副電源、60は高圧主電源、70は低圧主電源を示す。

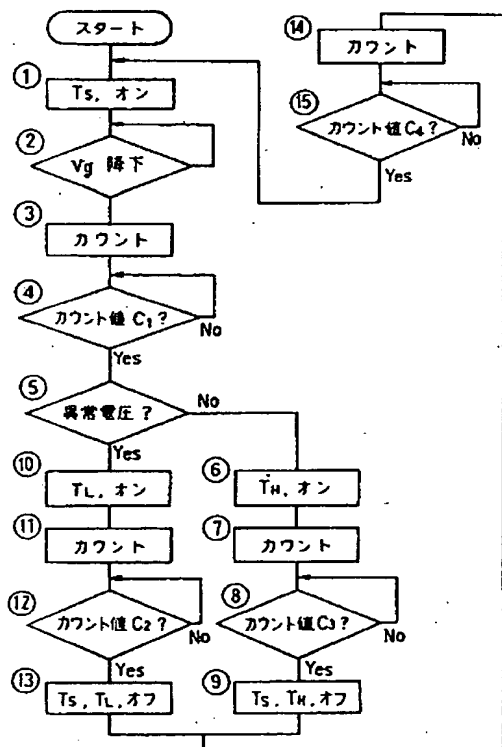
特許出願人 ゼ ー ム 株 式 会 社  
代 理 人 弁 理 士 森 田 寛 (外2名)



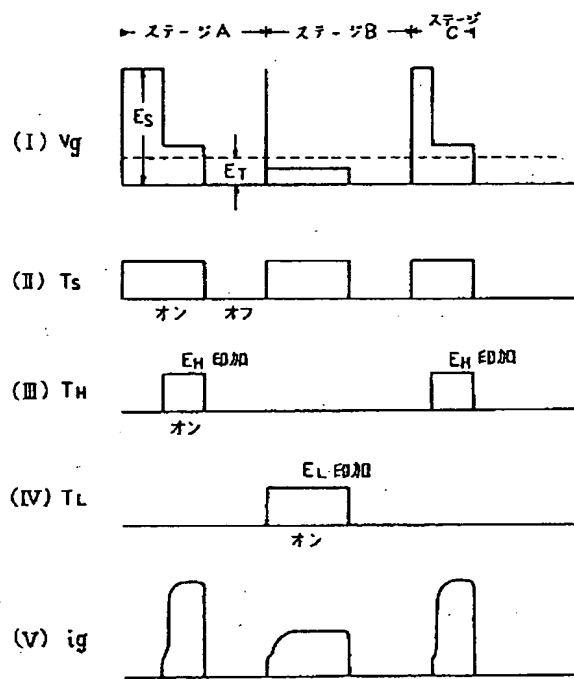
本発明の原理構成図  
第 1 図



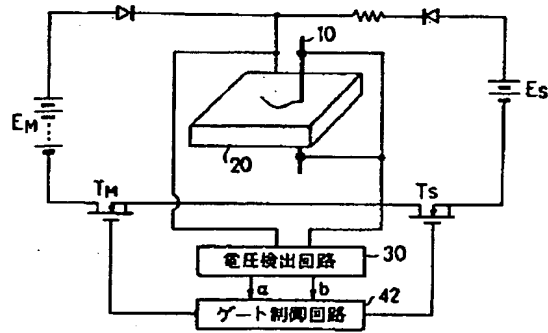
本発明の実施例 第2図



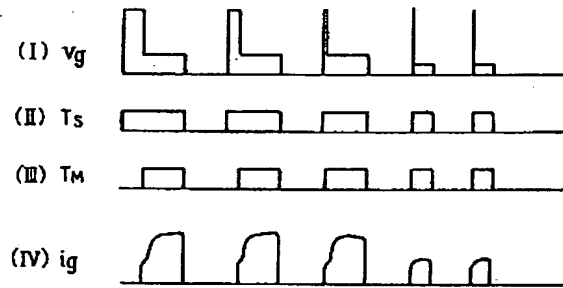
ゲート制御回路の処理フロー  
第 3 図



実施例における電圧・電流波形例  
第 4 図



従来の構成図  
第5図



従来の電圧・電流波形  
第6図